

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-188885

(43)Date of publication of application : 30.07.1993

(51)Int.Cl.

G09G 3/36
G02F 1/133

(21)Application number : 04-004885

(71)Applicant : FUJITSU LTD

(22)Date of filing : 14.01.1992

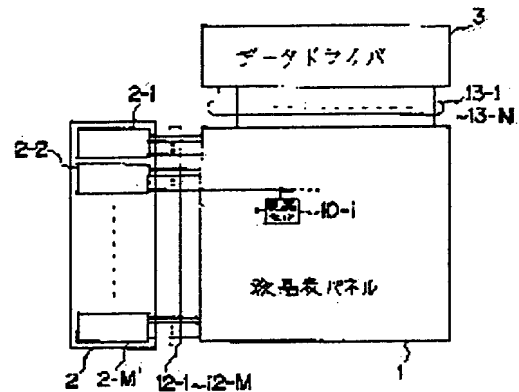
(72)Inventor : ITOKAZU MASASHI
YAMAGUCHI TADAHISA
ODA MASAMI

(54) DRIVING CIRCUIT FOR LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To provide the driving circuit of a liquid crystal display device in which charge is accumulated enough with respect to a liquid crystal cell on the non-display part of a picture caused from the difference between the picture screen size of a liquid crystal display panel and a picture data size even when picture data constituted of smaller line number than display line number is displayed as to the driving circuit of an active matrix display device.

CONSTITUTION: The active matrix type liquid crystal display panel 1, a scanning driver 2 driving the gate buses 12-1 to 12-M of the liquid crystal display panel 1, and a data driver 3 driving the data buses 13-1 to 13-N of the liquid crystal display panel 1 are provided. The scanning driver 2 and the data driver 3 drive the non-display area of the picture data through interlaced driving when the picture data having smaller horizontal line number than horizontal scanning line number of the liquid crystal display panel 1 is displayed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Japanese Laid-Open Patent Publication No.
5-188885/1993 (Tokukaihei 5-188885) (Published on
July 30, 1993)

(A) Relevance to claims

The following is a translation of passages related to claims
1 and 16 of the present invention.

(B) Translation of the relevant passages

[Embodiments]

[0037]

For illustrating the operation of the present embodiment, what is described is a case, for instance, a liquid crystal panel 1 of 480×640 dots displays image data of 400×680 dots. The display image data is arranged in such a manner that, as Figs. 3(1) and 3(2) illustrate, as the data for one displaying, blank data B1 is transmitted during a period of 24 horizontal synchronizing signals DHsync, then image data A is transmitted during a period of 400 horizontal synchronizing signals DHsync, and subsequently blank data B2 is transmitted during a period of 16 horizontal synchronizing signals DHsync (during one cycle of a vertical synchronizing signal Vsync).

[0038]

Also, on the liquid crystal display panel 1, as Fig. 3(3) shows, the image data of Fig. 3(1) is displayed so that 40 horizontal lines from the top of the panel 1 are a non-display area D1 (displaying the blank data), next 400 horizontal lines are an image data display area C, and subsequent 40 horizontal lines are a non-display area D2.

[0039]

With respect to this display image data, a drive circuit of the liquid crystal display device in accordance with the present embodiment drives the non-display area of the image data in an interlace manner, when displaying image data whose number of horizontal lines is fewer than the number of the horizontal scanning lines of the liquid crystal display panel 1.

[0040]

In the present embodiment, the data part A of the image data is displayed on the display area C of the liquid crystal display panel 1 with horizontal synchronization (i.e. the horizontal synchronizing signal Hsync is arranged so as to be identical with the signal DHsync). In contrast, the blank parts B1 and B2 of the image data are displayed on the respective non-display areas D1 and D2 at timings illustrated in Fig. 4.

[0041]

That is to say, during the time of the blank part B1 or the blank part B2 of the image data, the frequency of the non-display area D1 or D2 is synchronized with the phase thereof, in order to match the vertical synchronization of the image data with the vertical synchronization of the liquid crystal display panel 1. However, provided that the frequency of the horizontal synchronizing signal Hsync in the non-display areas D1 and D2 is too high, liquid crystal cells are not charged in time by a data voltage, and hence the drive of the non-display areas D1 and D2 is arranged in such a manner that one line (j-th line) is displayed during the time of two cycles of a conventional horizontal synchronizing signal Hsync', and then the next line but one (i.e. j+2-th line) is displayed. After the displaying of one frame is carried out, the lines which have been skipped are displayed in the next frame, so that the lines which has been displayed in the previous frame are skipped.

[0042]

Here, as an alternative example of the present embodiment, the lines to be displayed and the lines to be skipped may be fixed in all frames, instead of alternating

the lines to be displayed with the lines to be skipped in each frame.

(51) Int. Cl. ⁴	機械記号	庁内管理番号	F I	技術分野
G 0 9 C 3/36		7319-5G		技術分野
G 0 2 F 1/133	5 5 0	7620-2K		

(21) 出願番号	特開平4-4685	(71) 出願人	00005223 富士通株式会社 神奈川県川崎市中原区上小田中1015番地 熱海 高安
(22) 公開日	平成4年(1992)1月14日	(72) 発明者	熱海 高安 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内
		(72) 発明者	山口 忠久 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内
		(72) 発明者	小田 雅典 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内
		(74) 代理人	弁護士 石川 壽男

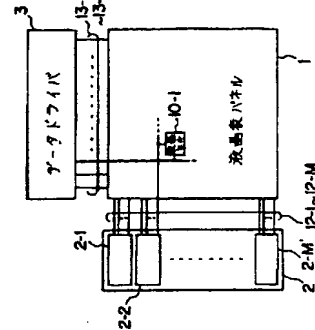
(54) 【発明の名称】 液晶表示装置の駆動回路

(57) 【要約】

【目的】 アクティブマトリクス型液晶表示装置の駆動回路に關し、表示ライン数よりも少ないライン数で構成される画像データを表示する場合にも、液晶表示パネルの画素サイズと画像データサイズの相違から生じる画像の非表示部分の液晶セルに対して、充分な電荷の蓄積を可能にする液晶表示装置の駆動回路を提供することを目的とする。

【構成】 アクティブマトリクス型液晶表示パネル1と、液晶表示パネル1のゲートバス12-1~12-Mと、液晶表示パネル1を駆動するスキャンドライバ2と、液晶表示パネル1のデータバス13-1~13-Nを駆動するデータドライバ3とを有して構成し、スキャンドライバ2及びデータドライバ3は、液晶表示パネル1の持つ水平走査ライン数よりも少ない水平ライン数の画像データを表示する場合、前記画像データの非表示領域を複数のラインを一度に書き込むことにより駆動することを特徴とする液晶表示装置の駆動回路。

本発明の発明説明図



(2) 【発明の要約】

【請求項1】 アクティブマトリクス型液晶表示パネル(1)と、前記液晶表示パネル(1)のゲートバス(12-1~12-M)を駆動するスキャンドライバ(2)と、前記液晶表示パネル(1)のデータバス(13-1~13-N)を駆動するデータドライバ(3)とを備え、前記液晶表示装置の駆動回路であって、前記スキャンドライバ(2)及びデータドライバ(3)は、前記液晶表示パネル(1)の持つ水平走査ライン数よりも少ない水平ライン数の画像データを表示する場合、前記画像データの非表示領域をインタレース駆動により駆動することを特徴とする液晶表示装置の駆動回路。

【請求項2】 前記スキャンドライバ(2)及びデータドライバ(3)は、前記液晶表示パネル(1)の持つ水平走査ライン数よりも少ない水平ライン数の画像データを表示する場合、前記液晶表示パネル(1)内の液晶セル(10-1)への電圧の印加を1ラインおきに行なうことを特徴とする請求項1記載の液晶表示装置の駆動回路。

【請求項3】 前記スキャンドライバ(2)及びデータドライバ(3)は、前記液晶表示パネル(1)の持つ水平走査ライン数よりも少ない水平ライン数の画像データを表示する場合、前記液晶表示パネル(1)内の液晶セル(10-1)への電圧の印加を1ラインおきに行なうことを特徴とする請求項1記載の液晶表示装置の駆動回路。

【請求項4】 アクティブマトリクス型液晶表示パネル(1)と、前記液晶表示パネル(1)のゲートバス(12-1~12-M)を駆動するスキャンドライバ(2)と、前記液晶表示パネル(1)のデータバス(13-1~13-N)を駆動するデータドライバ(3)とを備え、前記液晶表示装置の駆動回路であって、前記スキャンドライバ(2)及びデータドライバ(3)は、前記液晶表示パネル(1)の持つ水平走査ライン数よりも少ない水平ライン数の画像データを表示する場合、前記画像データの非表示領域を複数のラインを一度に書き込むことにより駆動することを特徴とする液晶表示装置の駆動回路。

【請求項5】 前記スキャンドライバ(2)及びデータドライバ(3)は、前記画像データの非表示領域を複数のラインを一度に書き込むことにより駆動することを特徴とする液晶表示装置の駆動回路。

【請求項6】 前記スキャンドライバ(2)は、複数のブロック(2-1~2-M)で構成され、前記画像データの非表示領域を駆動する前記スキャンドライバのプ

ロック(2-1及び2-M')は、同時に電圧印加を行なって駆動することを特徴とする請求項1、2、3、4、または5に記載の液晶表示装置の駆動回路。

【請求項7】 アクティブマトリクス型液晶表示パネル(1)と、前記液晶表示パネル(1)のゲートバス(12-1~12-M)を駆動するスキャンドライバ(2)と、前記液晶表示パネル(1)のデータバス(13-1~13-N)を駆動するデータドライバ(3)とを備え、前記液晶表示装置の駆動回路であって、前記スキャンドライバ(2)及びデータドライバ(3)は、前記液晶表示パネル(1)の持つ水平走査ライン数よりも少ない水平ライン数の画像データを表示する場合、前記画像データの非表示領域をインタレース駆動により駆動することを特徴とする液晶表示装置の駆動回路。

【請求項8】 前記画像データの非表示領域は、同一色で表示されることを特徴とする請求項1、2、3、4、5、6、または7に記載の液晶表示装置の駆動回路。

【請求項9】 前記画像データの非表示領域は、所定のパターン、或いは所定の情報を表示することを特徴とする請求項1、2、3、4、5、6、または7に記載の液晶表示装置の駆動回路。

【発明の詳細な説明】
【0001】
【産業上の利用分野】 本発明はTFT(薄膜トランジスタ)アレイからなるアクティブマトリクス表示装置の駆動回路に關し、特に水平ラインよりも少ないライン数で構成される画像を複数のばらつき無く表示することのできる液晶表示装置の駆動回路に關する。

【0002】 近年のコンピュータの普及に伴って、コンピュータシステムの小型化が進み、その表示装置に対しては省電力、薄型、軽量という要求が生じてきており、これらの要求を満たして、更に高品質な表示が可能な装置としてTFTアレイからなるアクティブマトリクス表示装置の開発が急がれている。

【0003】 このアクティブマトリクス表示装置をより効率的にするためには、1つの画像によって、現在、一般に使用されている各種画像データの表示が可能にする必要がある。

【0004】
【従来の技術】 従来の液晶表示装置の駆動回路の一例として、図10に示すような構成が知られている。図10において、本発明の液晶表示装置の駆動回路は、各画素に駆動素子(TFT)がスイッチとして1対1で付加されて成る駆動対象のアクティブマトリクス型液晶表示パネル1と、画像の各画素に対応する電圧を水平方向の1ライン分を保持して液晶表示パネル1のデータバス13-1~13-Nの端子に印加するデータドライバ回路103と、データバス103に接続されているデータに対応するラインのTFTのゲートをON状態にする

るスクヤンドライバ102を代入している。

[0005] 先ず、nライン目のデータデータドライバ103内に取込み、ラッチ回路hatchedにより1ライン分のデータ電圧をデータバス13-1-1-1-3-Nに印加する。その後、データドライバ103は、印加したnライン目のデータ電圧を保持したまま、次に印加したnライン目のデータ電圧を保持し、その間にスクヤンドライバ102がnライン目のTFTのゲートにON状態にして、データバス13-1-1-1-3-Nに印加されている電圧により液晶セルを充電する。

[0006] このような従来の液晶表示装置の駆動回路においては、表示ライン数よりも少ないライン数で構成される画像データを表示する場合に、図11に示すように、画像データの垂直同期間DVsyncに液晶表示パネル1の垂直同期間Hsyncが1回の間に1ライン分のデータ電圧を供給するため、画像の非表示領域における水平走査の間接を調整して駆動していた。

[0007] 例えば、アドレス×Bドットの液晶表示パネル1にアドレス×mドットの画像データを表示させる場合を考えると、表示画像データの仕組は、図11(1)に示すように、1画面のデータとして、両端X(Hz)の水平同期間Hsyncが1回の間に1ライン分のデータ電圧を供給する。また、図11(2)に示すように、mドットの画像データが供給されてくるものとする。この画像データを液晶表示パネル1上で、上から1ドットを非表示領域(ブランクデータ)として、続いてmドットを画像データとして表示し、更に続いてnドットを非表示領域とする。非表示領域は両端X(Hz)の水平同期間Hsyncが1回の間に1ライン分のデータ電圧を供給する。ここで、 $X \geq X \cdot (1' + n') / (1 + n)$ である。

[0008] [発明が解決しようとする課題] ところが、水平同期間Hsyncの周波数を低くした場合に、従来の液晶表示装置の駆動回路では、液晶セルにデータ電圧を印加するのにも使用できる時間が短くなり、これが度々を過ぎると液晶セルの電圧印加時間が短くなり、液晶セル内に十分な電荷を蓄積することが難しくなるという問題があった。

[0009] 本発明は、上記問題を解決するための、表示ライン数よりも少ないライン数で構成される画像データを表示する場合にも、液晶表示パネルの画面サイズと画像データサイズの相違から生じる画像の非表示部分と画像データに対して、十分な電荷の蓄積を可能にする液晶表示装置の駆動回路を提供することを目的とする。

[0010] [課題を解決するための手段] 図1は本発明の原理説明図である。上記課題を解決するために、本発明の第1の特徴は、アクティブマトリクス型液晶表示パネル1と、

前記液晶表示パネル1のゲートバス12-1-1-1-2-Mを駆動するスクヤンドライバ2と、前記液晶表示パネル1のデータバス13-1-1-1-3-Nを駆動するゲートバス13-1-1-1-3-Nを駆動するデータドライバ3とを備えた液晶表示装置の駆動回路であって、前記スクヤンドライバ2及びデータドライバ3は、前記液晶表示パネル1の持つ水平走査ライン数よりも少ない水平ライン数の画像データを表示する場合、前記液晶表示パネル1の非表示領域をインタレース駆動により駆動することである。

[0011] また、本発明の第2の特徴は、請求項1に記述の液晶表示装置の駆動回路において、前記スクヤンドライバ2及びデータドライバ3は、前記液晶表示パネル1の持つ水平走査ライン数よりも少ない水平ライン数の画像データを表示する場合、前記液晶表示パネル1内の液晶セル10-1への電圧の印加時間を1ラインおきに1ラインおきに行なうことである。

[0012] また、本発明の第3の特徴は、請求項1または2に記載の液晶表示装置の駆動回路において、前記スクヤンドライバ2及びデータドライバ3は、前記液晶表示パネル1の持つ水平走査ライン数よりも少ない水平ライン数の画像データを表示する場合、前記液晶表示パネル1内の液晶セル10-1への電圧の印加時間を1ラインおきに1ラインおきに行なうことである。

[0013] また、本発明の第4の特徴は、アクティブマトリクス型液晶表示パネル1と、前記液晶表示パネル1のゲートバス12-1-1-2-Mを駆動するスクヤンドライバ2と、前記液晶表示パネル1のデータバス13-1-1-1-3-Nを駆動するデータドライバ3とを備えた液晶表示装置の駆動回路であって、前記スクヤンドライバ2及びデータドライバ3は、前記液晶表示パネル1の持つ水平走査ライン数よりも少ない水平ライン数の画像データを表示する場合、前記液晶表示パネル1の非表示領域をインタレース駆動により駆動することである。

[0014] また、本発明の第5の特徴は、請求項1、2、3、または4に記載の液晶表示装置の駆動回路において、前記スクヤンドライバ2及びデータドライバ3は、前記液晶表示パネル1の非表示領域をインタレース駆動により駆動することである。

[0015] また、本発明の第6の特徴は、請求項1、2、3、4、または5に記載の液晶表示装置の駆動回路において、前記スクヤンドライバ2は、複数のブロック2-1-1-2-M'で構成され、前記スクヤンドライバ2の非表示領域を駆動する前記スクヤンドライバ2のブロック2-1-1-2-M'は、同時に電圧印加を行なうて駆動することである。

[0016] また、本発明の第7の特徴は、アクティブ

マトリクス型液晶表示パネル1と、前記液晶表示パネル1のゲートバス12-1-1-1-2-Mを駆動するスクヤンドライバ2と、前記液晶表示パネル1のデータバス13-1-1-1-3-Nを駆動するデータドライバ3とを備えた液晶表示装置の駆動回路であって、前記スクヤンドライバ2及びデータドライバ3は、前記液晶表示パネル1の持つ水平走査ライン数の画像データを表示する場合、前記液晶表示パネル1の非表示領域をインタレース駆動により駆動することである。

[0017] また、本発明の第8の特徴は、請求項1、2、3、4、5、6、または7に記載の液晶表示装置の駆動回路において、前記スクヤンドライバ2及びデータドライバ3は、前記液晶表示パネル1の非表示領域をインタレース駆動により駆動することである。

[0018] また、本発明の第9の特徴は、請求項1、2、3、4、5、6、または7に記載の液晶表示装置の駆動回路において、前記スクヤンドライバ2及びデータドライバ3は、前記液晶表示パネル1の非表示領域をインタレース駆動により駆動することである。

[0019] [作用] 本発明の第1の特徴の液晶表示装置の駆動回路では、液晶表示パネル1の持つ水平走査ライン数よりも少ない水平ライン数の画像データを表示する場合にも、送られてくる画像データDATAの水平同期間、スクヤンドライバ2及びデータドライバ3に対する水平同期間を合わせ、前記スクヤンドライバ3は、前記液晶表示パネル1の持つ水平走査ライン数の画像データを表示する場合、前記液晶表示パネル1の非表示領域をインタレース駆動により駆動することである。

[0020] 従って、インタレース駆動で飛び越してしまふ分の水平同期間を合わせ、2つの水平同期間の間隔を電圧印加時間として使用できるため、表示ライン数よりも少ないライン数で構成される画像データを表示する場合にも、液晶表示パネルの画面サイズと画像データサイズの相違から生じる画像の非表示部分の液晶セルに対して、十分な電荷の蓄積を可能にし、液晶セルの充電不足を防ぐことができる。

[0021] また、本発明の第2の特徴の液晶表示装置の駆動回路では、スクヤンドライバ2及びデータドライバ3は、液晶表示パネル1の持つ水平走査ライン数よりも少ない水平ライン数の画像データを表示する場合、液晶表示パネル1内の液晶セル10-1への電圧の印加を

1ラインおきに行なう。従って、第1の特徴の液晶表示装置の駆動回路と同様の効果を得ることができる。

[0022] また、本発明の第3の特徴の液晶表示装置の駆動回路では、スクヤンドライバ2及びデータドライバ3は、液晶表示パネル1の持つ水平走査ライン数よりも少ない水平ライン数の画像データを表示する場合、前記液晶表示パネル1の非表示領域をインタレース駆動により駆動することである。

[0023] また、本発明の第4の特徴の液晶表示装置の駆動回路では、スクヤンドライバ2及びデータドライバ3は、液晶表示パネル1の持つ水平走査ライン数よりも少ない水平ライン数の画像データを表示する場合、前記液晶表示パネル1の非表示領域をインタレース駆動により駆動することである。

[0024] つまり、第4及び第5の特徴の液晶表示装置の駆動回路では、液晶表示パネル1の画面の水平ライン数を1、画像データのライン数を $n(=n+2 \times m)$ として、画像データの表示領域を画面中央に配置すると、非表示領域は画面上部と下部にそれぞれ m ラインずつの領域となる。この時、スクヤンドライバ2は、それぞれの非表示領域の1番目のライン、即ち、画面全体の水平ラインに画面上部から順に付けた番号では1番目と $m+n+1$ 番目のライン、に対して一度に電圧を印加する。これら2つのラインの位置を順に下方にずらしていき、電圧を印加していく。そして、 m 番目と $1(=m+n+m)$ 番目のラインに対して電圧を印加した後、液晶表示領域の1番目のライン、即ち $m+n+1$ 番目のラインに対して電圧を印加していき、 $m+n$ 番目のラインに対して電圧を印加していき、再び1番目と、 $m+n+1$ 番目の2ラインで駆動していく。

[0025] 従って、一度に電圧のラインに電圧を印加できるので、その分1画面の表示にかかると時間短縮することができる。そのため、画像の垂直同期間と同様に、電圧印加時間を長くすることができ、結果として十分な電圧の蓄積が可能となる。

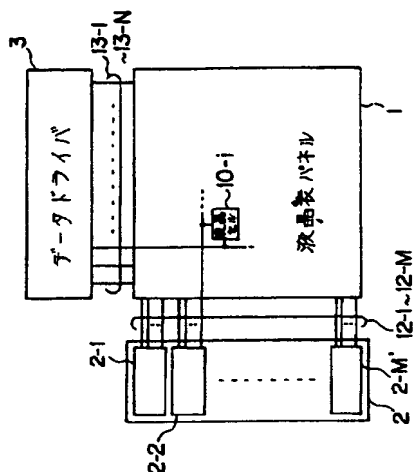
[0026] また、本発明の第8の特徴の液晶表示装置の駆動回路では、スクヤンドライバ2は、複数のブロック2-1-1-2-M'で構成され、前記液晶表示パネル1の非表示領域を駆動する前記スクヤンドライバ2のブロック2-1-1-2-M'は、同時に電圧印加を行なうて駆動することである。

[0027] また、本発明の第9の特徴の液晶表示装置の駆動回路では、スクヤンドライバ2及びデータドライバ3は、液晶表示パネル1の持つ水平走査ライン数よりも少ない水平ライン数の画像データを表示する場合、液晶表示パネル1内の液晶セル10-1への電圧の印加を

- 13
13-1~13-N...データバス
21...出力回路
22, 33...ラッチ
23, 34...制御部
31...電圧セレクタ
32...データ保持部
DATA...ディジタル画像データ
Data...データ電圧
Latch...ラッチ信号
- 14
S1...シリアル入力信号
C1,K...クロック信号
/LE...ラッチイネーブル信号
/OE...出力イネーブル信号
A...表示画像データの駆動データ部
R1, R2...表示画像データのブランクデータ部
C...液晶表示パネル上の表示領域
D1, D2...液晶表示パネル上の非表示領域

(図1)

本発明の原理説明図



12
非表示領域の水平同期間を短くすることができ、電圧印加時間を短くすることができ、結果として、充分な電荷の蓄積が可能な液晶表示装置の駆動回路を提供することができる。

10
【0053】また、本発明によれば、スキャンドライバを複数のブロックで構成し、画像データの非表示領域を駆動するスキャンドライバのブロックからの電圧印加を同時に実行して駆動することとしたので、同時に充分な電荷の蓄積が可能な液晶表示装置の駆動回路を提供することができる。

【0054】更に、本発明によれば、画像データの非表示領域に対する印加電圧を、画像データに対するデータ電圧よりも高い電圧レベルにして駆動することとしたので、非表示部分の液晶セルに対して、充分な電荷の蓄積を可能にし、液晶セルの充電不足を防ぐことが可能になる。

【図面の簡単な説明】
【図1】本発明の原理説明図である。
【図2】本発明の実施例に係る液晶表示装置の駆動回路の構成図である。

20
【図3】図3(1)及び(2)は本発明の表示画像データの仕様、図3(3)は画像データの液晶表示パネル上の表示領域の構成図である。
【図4】第1実施例の液晶表示装置の駆動回路の非表示領域における動作を説明するタイミングチャートである。

30
【図5】第2実施例の液晶表示装置の駆動回路の非表示領域における動作を説明するタイミングチャートである。
【図6】第3実施例における画像データの液晶表示パネル上の表示領域の構成図である。
【図7】第3実施例の液晶表示装置の駆動回路の非表示領域における動作を説明するタイミングチャートである。

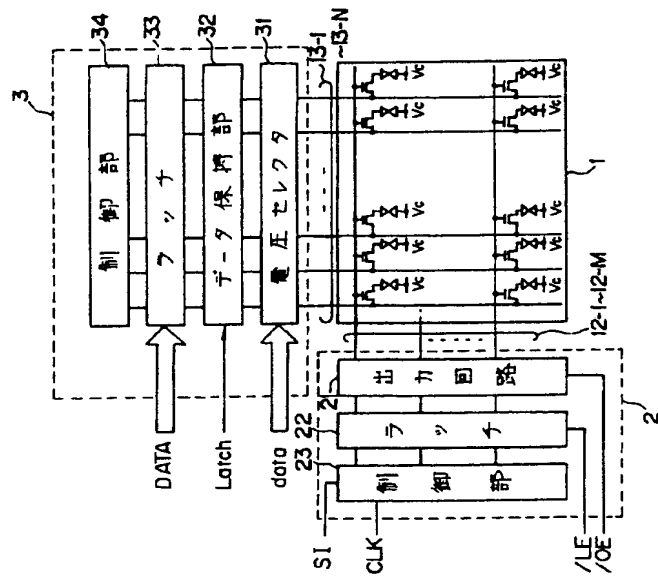
40
【図8】第4実施例の液晶表示装置の駆動回路の動作を説明するタイミングチャートである。
【図9】第5実施例の液晶表示装置の駆動回路の非表示領域における動作を説明するタイミングチャートである。

50
【図10】従来の液晶表示装置の駆動回路の構成図である。
【図11】図11(1)は従来の駆動回路における表示画像データの仕様、図11(2)は画像データの液晶表示パネル上の表示領域の構成図である。

【符号の説明】
1... (アクティブマトリクス型) 液晶表示パネル
2, 102...スキャンドライバ
3, 103...データドライバ
10-1...液晶セル
12-1~12-M...ゲートバス

(図2)

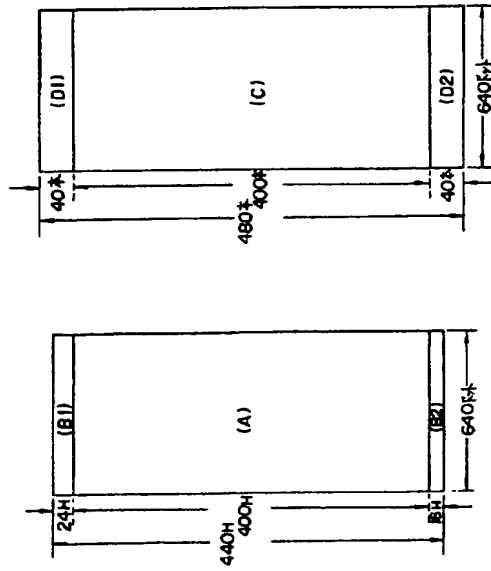
本発明の液晶表示装置の駆動回路の構成図



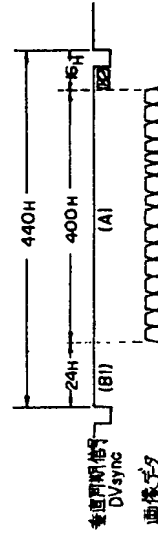
(図3)

(1) 表示画像データの仕様

(3) 画像データの液晶表示パネル上での表示構成

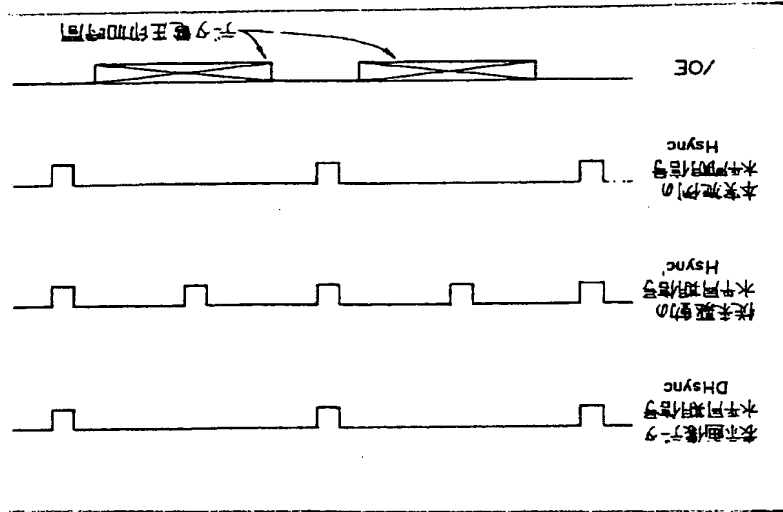


(2) 表示画像データの仕様



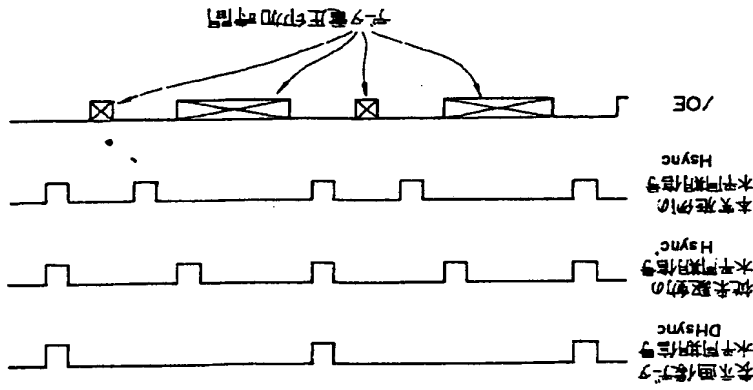
【図4】

第1実施例の非表示領域における動作タイミングチャート



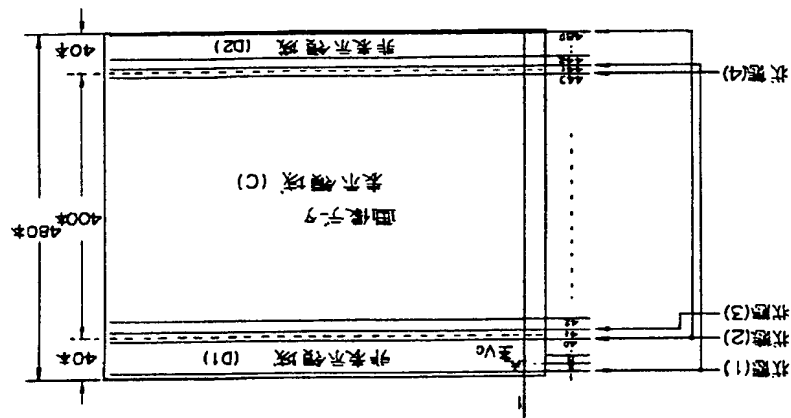
【図5】

第2実施例の非表示領域における動作タイミングチャート



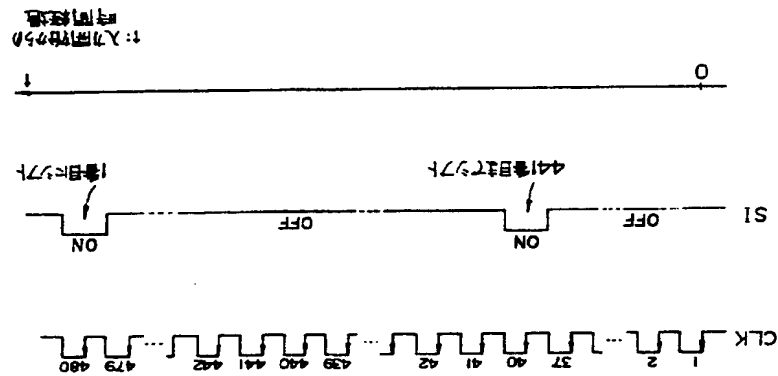
【図6】

第3実施例の画像データの液晶表示パネル上の表示構成



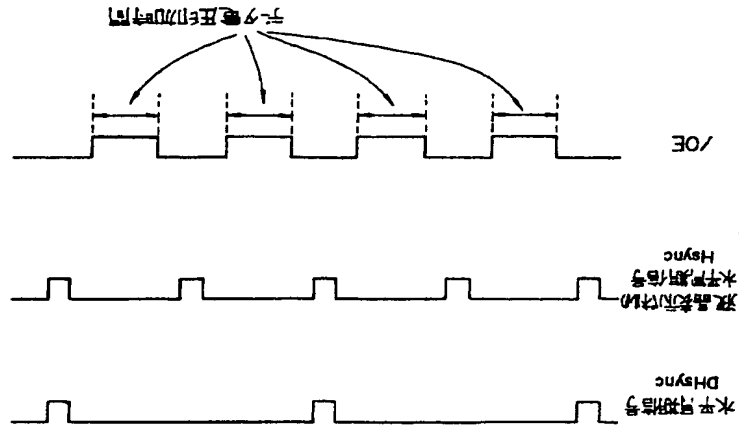
【図7】

第3実施例の動作タイミングチャート



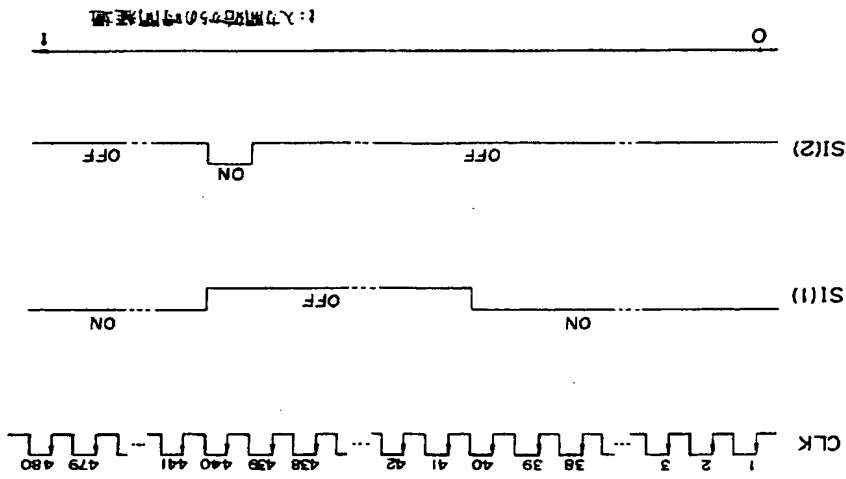
【図9】

第5実施例の動作タイミングチャート



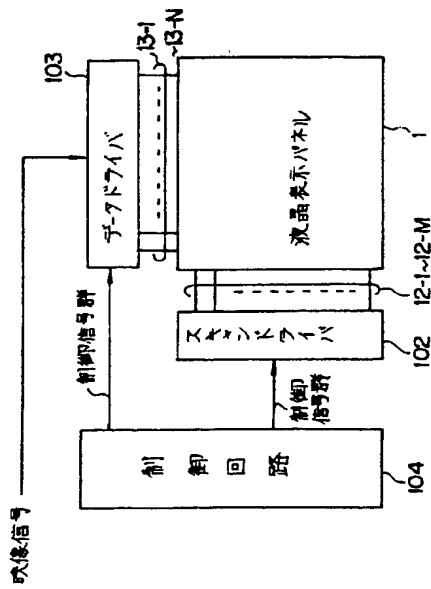
【図10】

第4実施例の動作タイミングチャート



【図10】

従来の液晶表示装置の駆動回路の構成図



【図11】

従来の駆動回路における表示画像データの仕様と表示構成

- (1) 表示画像データの仕様
- (2) 液晶表示パネル上の表示構成

